



①9 **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENTAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 42 09 536 A 1**

⑤1 Int. Cl.⁵:
H 01 L 27/144
H 04 N 3/15
H 04 N 1/028

②1 Aktenzeichen: P 42 09 536.0
②2 Anmeldetag: 24. 3. 92
④3 Offenlegungstag: 30. 9. 93

DE 42 09 536 A 1

⑦1 Anmelder:
Institut für Mikroelektronik Stuttgart, 7000 Stuttgart,
DE

⑦4 Vertreter:
Münich, W., Dipl.-Phys. Dr.rer.nat., Pat.-Anw., 80689
München; Steinmann, O., Dr., Rechtsanwalt., 8000
München

⑦2 Erfinder:
Höfflinger, Bernd, Prof. Dr. rer. nat., 7032
Sindelfingen, DE; Landgraf, Marc, Folsom, Calif.,
US; Seger, Ulrich, 7037 Magstadt, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

- ⑤4 Bildzelle insbesondere für einen Bildaufnehmer-Chip
- ⑤7 Beschrieben wird ein Bildaufnehmer-Chip mit einer Vielzahl in Form eines zweidimensionalen Arrays angeordneten Bildzellen, die Feldeffekttransistoren aufweisen, und einer Ausleselogik.
- Die Erfindung zeichnet sich dadurch aus, daß zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik das lichtempfindliche Element jeder Bildzelle mit der einen Elektrode eines ersten MOS-Transistors und mit dem Gate eines zweiten MOS-Transistors verbunden ist, und daß die andere Elektrode des ersten MOS-Transistors mit dem einen Pol einer Versorgungsspannungsquelle verbunden ist.

DE 42 09 536 A 1

Beschreibung

Die Erfindung bezieht sich auf eine Bildzelle, insbesondere für einen Bildaufnehmer-Chip mit einer Vielzahl in Form eines zweidimensionalen Arrays angeordneten Bildzellen und mit einer Ausleselogik, die das Auslesen des aufgenommenen Bildes in eine nachgeordnete Bildverarbeitungseinrichtung gestattet.

Natürliche Szenen weisen eine Bestrahlungsstärke-Dynamik von unter Umständen mehr als 1 000 000 : 1 auf. Um derartige Szenen mit einem Bildaufnahmesystem gleichzeitig abbilden zu können, müßte jedes Glied in der Signalverarbeitungskette, d. h. das Sensorelement, die Ausleselogik, sowie ggf. nachgeordnete A/D-Konverter zum Einlesen des Bildes in ein Bildverarbeitungssystem einen Dynamikbereich von 120 dB aufweisen. Ein derartiger Dynamikbereich ist zwar mit einzelnen Komponenten, wie speziellen Halbleiterdioden oder diskreten A/D-Konvertern erreichbar, Elemente, die einen Dynamikbereich von 120 dB aufweisen, eignen sich jedoch nicht zur Integration in einem digitalen CMOS-Prozeß. Andererseits ist auf der digitalen "Seite", d. h. bei der nachgeordneten Bildverarbeitung bei entsprechendem Hardware-Aufwand eine nahezu beliebige Dynamik erreichbar.

In der US-PS 44 73 836 ist ein Bildaufnehmer-Chip vorgeschlagen worden, bei dem ein MOS-Feldeffekt-Transistor das lichtempfindliche Element bildet. Die Gate-Elektrode des MOS-Feldeffekt-Transistors ist elektrisch mit einem floatenden photoempfindlichen Diffusionsbereich verbunden. Hierdurch erhält man eine Bildzelle, die eine hohe Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik abbildet. Diese Zelle erlaubt eine weitere Signalverarbeitung mit herkömmlichen, in dem selben MOS-Prozeß hergestellten Schaltungen, da stark reduzierte Dynamikanforderungen an diese Komponenten gestellt werden.

Dieser aus der US-PS 447 3 836 bekannte Bildaufnehmer-Chip hat jedoch eine Reihe von Nachteilen:

Zum einen erfolgt die Abbildung der Eingangssignaldynamik auf die Ausgangssignaldynamik nur annähernd logarithmisch, wobei der genaue Verlauf der Kennlinie stark von Herstell-Parametern abhängt. Dabei geht die ansatzweise logarithmische Kennlinie in eine "Wurzel-Kennlinie" über. Weiter werden Versorgungsspannungen benötigt, die nicht zu Versorgungsspannungen digitaler CMOS-VLSI Schaltungen kompatibel sind.

Weiterhin eignet sich der bekannte Bildaufnehmer mit ansatzweiser logarithmischer Signalkompression aufgrund von Intoleranzen gegenüber Schwankungen von Prozeßparametern nicht für eine Array-Anordnung oder muß in Spezialprozessen hergestellt werden.

Der Erfindung liegt die Aufgabe zugrunde, eine Bildzelle insbesondere für einen Bildsensor anzugeben, die eine hohe Eingangssignaldynamik mit einer in bestimmten Grenzen wählbaren Kennlinie und insbesondere logarithmisch auf eine Ausgangssignaldynamik abbildet.

Diese Bildzelle und damit ein entsprechender Bildsensor soll in herkömmlicher CMOS-Technologie herstellbar und mit digitalen Schaltungsteilen integrierbar sowie mit einer einzigen Spannungsversorgung betreibbar sein, die zu herkömmlichen digitalen CMOS-Schaltungen kompatibel ist.

Ferner sollte der erfindungsgemäße Bildsensor die Realisierung einer rauscharmen Signalverstärkung sowie die Unterdrückung des Taktübersprechens beim Auslesen erlauben. Weiter soll es möglich sein, Bildpunkte mit hoher Pixelwiederholfrequenz ($> 50\text{ Hz}$ wie in HDTV-Anwendungen üblich) und möglichst im wahlfreien Zugriff, auszulesen.

Eine erfindungsgemäße Lösung dieser Aufgabe ist in den Patentansprüchen angegeben.

Erfindungsgemäß ist zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik das lichtempfindliche Element jeder Bildzelle mit der einen Elektrode eines ersten MOS-Transistors und mit dem Gate eines zweiten MOS-Transistors verbunden. Die andere Elektrode des ersten MOS-Transistors mit dem einen Pol einer Versorgungsspannungsquelle verbunden.

Dabei ist bevorzugt die eine Elektrode des ersten MOS-Transistors die Sourceelektrode und die andere Elektrode die Drainelektrode (Anspruch 2).

Die erfindungsgemäße Bildzelle weist eine Kennlinie "Beleuchtungsstärke bzw. Bestrahlungsstärke/Ausgangssignal" auf, die in bestimmten Grenzen insbesondere dadurch eingestellt werden kann, daß an die Gate-elektrode des ersten MOS-Transistors eine entsprechende Steuerspannung angelegt wird. Durch diese Steuerspannung ist die Kompression der Eingangssignaldynamik steuerbar (Anspruch 4).

Insbesondere erhält man dann, wenn gemäß Anspruch 5 die Drainelektrode und das Gate des ersten MOS-Transistoren kurzgeschlossen und auf ein festes Potential gelegt sind, eine über einen Bereich von mehr als sieben Dekaden exakt logarithmische Ausgangskennlinie, die eine radiometrisch eindeutige Auswertung der Bildinformation zuläßt.

Die erfindungsgemäße Bildzelle hat darüberhinaus eine Reihe weiterer Vorteile:

Beispielsweise läßt sich die Bildzelle und damit der erfindungsgemäße Bildsensor mit nahezu beliebigen Prozessen herstellen, wie der Aufzucht von Zellkulturen als Sensorelemente auf einem passivierten Chip, der als "Anschluß" nur noch über eine nach oben kontaktierbare Elektrode zur Ableitung der Potentiale dient.

Auch die Ankopplung von Schottky-Dioden als Sensorelemente insbesondere für den Infrarotbereich ist möglich.

Bei einer weiteren, für Bildsensoren für den sichtbaren Spektralbereich bevorzugten Ausführungsform ist das lichtempfindliche Element die eine Elektrode des ersten MOS-Transistors (Anspruch 3).

Gerade in diesem Falle läßt sich der erfindungsgemäße Bildsensor in einem Standard CMOS-Prozeß für Digitalschaltungen — wie einem Prozeß mit zwei Metallschichten und einer Polysiliziumschicht — sowohl in einem 2µm n- oder p-Wannen Prozeß als auch in einem 1,2 µm p- oder n-Wannen Prozeß (und noch kleineren Kanalbreiten) realisieren. Der erfindungsgemäße Bildsensor läßt sich dann auch mit Standard-CMOS-Versorgungspegeln betreiben.

Durch den erfindungsgemäßen Aufbau ist die Bild-Information ohne Zerstörung der Bildinformation auslesbar. Damit ist es möglich, die Ausleselogik so zu gestalten, daß sie einen wahlfreien Zugriff auf die einzelnen

Bildzellen erlaubt (Anspruch 10). Dies ist insbesondere dann von Vorteil, wenn das aufgenommene Bild in einer Bildverarbeitungseinrichtung weiter verarbeitet werden soll, da es häufig ausreicht, zur Überprüfung einer Szene nur einen Teil der Bildzellen auszulesen. In diesem Falle ist es bevorzugt, wenn gemäß Anspruch 11 eine nachgeordnete Bildverarbeitungseinrichtung das Auslesen frei wählbarer Zellen über einen Bus und die Ausleselogik steuert.

Weiterhin ist es bevorzugt, wenn jede einzelne Bildzelle bzw. jedes Sensorelement über geeignete Treiber verfügt, die die Ansteuerung einer parasitären kapazitiven Last, z. B. einer Leseleitung erlauben. Diese Treiber können jeweils nur zum Zugriff aktiviert werden, um Energie einzusparen und die Sensorumgebung nicht aufzuheizen, bzw. das thermische Rauschen zu verringern.

Bei der im Anspruch 6 gekennzeichneten Weiterbildung ist hierzu ein als Source-Folger-Verstärker ausgebildeter Ausleseverstärker vorgesehen. Dabei ist es bevorzugt, wenn der Treiber zweistufig ausgeführt wird (Anspruch 8).

Hierdurch erhält man eine schnelle Antwortzeit auf die (wahlfreie) Adressierung, ohne das Sensorelement mit einer hohen Eingangsimpedanz zu belasten. Ein geeigneter Ruhestrom in der ersten Stufe wird durch die Beschaltung erzwungen, so daß die Aussteuerung der zweiten (Leistungsstufe) in ausreichender Geschwindigkeit ermöglicht wird. Gegenüber herkömmlichen Sensorstrukturen können damit Arrays mit erheblich geringerer Stromaufnahme gebaut werden. Typische Werte sind 100 mW für ein 4096 Pixel grobes Array incl. Dekoder.

Weiterhin ist selbst im "worst case", d. h. einer Bestrahlungsstärke $< 1 \mu\text{W}/\text{cm}^2$ eine Pixelwiederholfrequenz von 1 kHz möglich.

Durch die im Anspruch 9 gekennzeichnete Weiterbildung, bei der die Metallschicht, die die Bereiche, die nicht lichtempfindlich sein sollen, abdeckt, als Versorgungsleitung für die Schaltung verwendet wird, wird nicht nur der Herstellvorgang vereinfacht, sondern auch die Spannungsversorgung verbessert.

Die Erfindung wird nachstehend ohne Beschränkung des allgemeinen Erfindungsgedankens anhand von Ausführungsbeispielen unter Bezugnahme auf die Zeichnung exemplarisch beschrieben, auf die im übrigen bezüglich der Offenbarung aller im Text nicht näher erläuterten erfindungsgemäßen Einzelheiten ausdrücklich verwiesen wird. Es zeigen:

Fig. 1 einen Ausschnitt aus einem erfindungsgemäßen Bildaufnehmer-Array,

Fig. 2 einen Querschnitt durch eine Bildzelle,

Fig. 3 mit dem diesem Ausführungsbeispiel erhaltene Meßergebnisse, und

Fig. 4a und **4b** einen Vergleich eines erfindungsgemäßen Sensors mit einem herkömmlichen Sensor mit "linearer Empfindlichkeit".

Fig. 1 einen Ausschnitt von 2×3 Bildzellen bzw. Sensorelementen 11 ... 13, 21 ... 23 aus einem Bildaufnehmer-Array. Im unteren Teil von **Fig. 1** sind analoge Multiplexer 31, 32 und 33 mit digitalem Eingang dargestellt.

Bei dem gezeigten Ausführungsbeispiel besteht jede Bildzelle bzw. jedes Sensorelement 11 ... 23 aus sechs MOS-Transistoren M1, M2, M2a, M3, M3a und M4, die beispielweise p-Kanal Enhancement-Transistoren sein können. Das lichtempfindliche Element jeder Bildzelle 11 ... 23 ist die Sourceelektrode des ersten MOS-Transistors M1, die mit dem Gate des zweiten MOS-Transistors M2 verbunden ist, der als Sourcefolger geschaltet ist. Die Drainelektrode des ersten MOS-Transistors M1 mit dem einen Pol V_{ss} der Versorgungsspannungsquelle verbunden.

Der Sourcefolger M2 dient zur Impedanzwandlung und wird im Hinblick auf ein gutes Hochfrequenzverhalten unmittelbar neben dem Sensorelement, bei dem gezeigten Ausführungsbeispiel also dem Transistor M1 integriert.

Der MOS-Transistor M3 dient als "Load"-Element, d. h. als Last für den Sourcefolger M2.

Ein weiterer, ebenfalls als Sourcefolger geschalteter MOS-Transistor M3a bildet eine zweite Verstärkerstufe. Der MOS-Transistor M2a dient als Last für diese Verstärkerstufe, während der Ausgangstransistor M4 als Leistungstransistor geschaltet ist. Die MOS-Transistoren M2a und M4 werden nur während eines Auslesevorganges, bei dem die mit "row_sel" bezeichnete Steuerleitung für die Auswahl der auszulesenden Reihe aktiv auf niedriges Potential gelegt ist, durchgeschaltet, so daß sie auch nur während des Auslesevorganges Leistung aufnehmen.

Die Auswahl der auszulesenden Spalte (col_sel) erfolgt über die analogen Multiplexer 31 ... 33, die über ein digitales Eingangssignal (col_sel) angesteuert werden. Zur genauen Ausbildung dieser Schaltungsbauteile wird ausdrücklich auf **Fig. 1** verwiesen.

Die dargestellte Schaltung erlaubt eine rauscharme Verstärkung direkt am Sensorelement und eine Anpassung an gewünschte Arraygrößen, bzw. geforderte Auslesezeiten.

Bevorzugt sind bei der in **Fig. 1** dargestellten Schaltung außer der photoaktiven Sourceelektrode des MOS-Transistors 1 alle Schaltungsteile mit einer Aluminium-Abschirmung abgedeckt, die gleichzeitig zur elektrischen Versorgung des Chips (V_{ss}) und zur Stabilisierung der Spannungsversorgung (Verwendung als Siebkondensator!) dient, und damit eine höhere Integrationsdichte erlaubt.

Fig. 2 zeigt eine mögliche Realisierung einer Bildzelle 11 ... 23. Die Transistoren M1 bis M6 sind p-Kanal Enhancement-Transistoren in einer n-Wanne, die auf positives Versorgungspotential V_{dd} (5 V) gelegt ist, während das darunterliegende Substrat mit negativem Versorgungspotential V_{ss} (0 V) kontaktiert wird.

Natürlich ist entsprechend eine Bildzelle aus ausschließlich n-Kanal enhancement Transistoren in einer p-Wanne, oder CMOS-Transistoren in mehreren Wannen, dann allerdings auf Kosten des Füllfaktors, realisierbar.

Wie bereits erwähnt, ist das eigentliche photoaktive Element die "floating source" des MOS-Transistors M1, da die restliche Schaltung durch eine Aluminium-Abschirmung Al abgedeckt ist, die verhindert, daß auf sie auftreffende Strahlungsteilchen (Fall a in **Fig. 2**) Ladungsträger im halbleitenden Material generieren.

Die "floating-source" sammelt "Löcher", die durch Lichteinwirkung in der n-Wanne generiert werden und

durch Diffusions- oder Drift-Ströme (letzteres nur in geringem Umfang) in die Raumladungszone 1 gelangen, oder direkt in der Raumladungszone 1 generiert werden (Fall c und d in Fig. 2). Ladungen, die in Oberflächen-nahen Schichten der Sourceelektrode erzeugt werden, (Fall b) werden größtenteils in "surface traps" gefangen und tragen daher kaum zu dem erzeugten Photostrom bei. Ladungen, die in der Raumladungszone 2 generiert werden, können über die Wanne bzw. das Substrat abgeleitet werden. Nur die Ladungsträger, welche in der Raumladungszone der Sourceelektrode gesammelt werden und die direkt proportional zur absorbierten Lichtenergie sind, tragen zur Potentialerhöhung bei, führen jedoch nicht zur Ausbildung einer Inversions-schicht im Kanal, da das Source-potential ständig unter der Schwellspannung bleibt, da die n-Wanne auf 5 V liegt.

Im Gegensatz zu herkömmlichen integrierenden Photodetektoren werden in einer erfindungsgemäß aufgebauten Bildzelle die Ladungen in Form des "Subthreshold"-Stromes durch den Kanal abgeleitet; d. h., ist der ableitende Transistor richtig dimensioniert, kann selbst bei Bestrahlungen mit sichtbarem Licht in einem Bereich $< 10 \text{ W/cm}^2$ keine Sättigung auftreten.

Der "Subthreshold"-Strom, der letztlich das Source-Potential beeinflusst, läßt sich aus der folgenden Beziehung berechnen:

$$I_{ST} = (K_1 C_B) \cdot (kT/q)^2 \cdot e [q(\Phi_{sS} - 2\Phi_F)/kT] \cdot (1 - e[(-qV_{DS})/kT]) \quad (1)$$

$$C_B = (K_2 / [2(\Phi_{sS} - V_{BS})])^{1/2} \quad (2)$$

$$\Phi_{sS} = V_{GS} - V_{FB} - V_0 [1 + 2(V_{GS} - V_{VB} - V_{BS})]^{1/2} \quad (3)$$

wobei

$K_1 = \mu_{\text{neff}} W/L$ mit $\mu_{\text{n,eff}}$ = effektive Elektronenbeweglichkeit

$K_2 = qK_s \epsilon_0 N_B$ mit K_s = dielektrische Konstante von Si

N_B = Netto Dotierstoffkonzentration

C_B = Kapazität der Verarmungszone (F/cm^2)

k = Boltzmannkonstante

T = Temperatur in Kelvin

q = Elementarladung

Φ_{F2} = Fermipotential

Φ_{sS} = Oberflächen-Potential der Source

$V_0 = qK_s \epsilon_0 N_B / (C_0)^2$ mit C_0 = flächen-normierte Oxidkapazität (F/cm^2)

V_{FB} = Flachband-Spannung

V_{DS} = Drain Source-Spannung

V_{BS} = Bulk Source-Spannung

V_{GS} = Gate Source-Spannung

Der zweite exponentielle Faktor in Gl. (1) kann für $V_{DS} > kT/q$ vernachlässigt werden.

Wegen der in Fig. 1 dargestellten Beschaltung des Sensorelements ist $V_{GS} - V_{BS}$ von V_S unabhängig; d. h. eine Konstante. Damit hängt Φ_{sS} in Gl. (3) direkt von V_{GS} ab und führt bei Einsetzen in Gl. (2) zu einer weiteren Konstanten. Erneutes Einsetzen in Gl. (1) zeigt, daß für I_{ST} eine rein exponentielle Abhängigkeit von V_S besteht; d. h. daß der Photostrom dem Logarithmus der Sourcespannung und damit der eingestrahlten Lichtleistung proportional ist. In bisher bekannten, ähnlichen Strukturen (1) führt die Anbindung der Source auf das Gate zu einer zusätzlichen Quadratwurzelabhängigkeit in der Gleichungen (2) und (3).

Fig. 3 zeigt die Abhängigkeit der Ausgangsspannung in mV als Funktion der Bestrahlungsstärke, wobei diese auf der Abszisse in willkürlichen Einheiten von 10^4 aufgetragen ist. Fig. 3 zeigt, daß über einen Bereich von sieben Dekaden eine exakte Lin-Log Umsetzung erfolgt.

Fig. 4a zeigt im oberen Teil das Ausgangssignal einer erfindungsgemäßen Bildzelle als Funktion der auf der Abszisse aufgetragenen Beleuchtungsstärke. Dabei verdoppelt sich die Intensität des auf die Bildzelle auftreffenden Lichts bei jedem Schritt in x-Richtung. Das entsprechende Ausgangssignal der Bildzelle mit logarithmischer Kennlinie ist auf der y-Achse in willkürlichen Einheiten aufgetragen.

Fig. 4b zeigt die entsprechenden Darstellungen für eine herkömmliche Bildzelle mit "linearer Empfindlichkeit".

Im unteren Teil der Fig. 4a und 4b ist der auflösbare Kontrast für die jeweiligen Bildzellen bei A/D-Wandlung mit einem 8-bit-A/D-Wandler aufgetragen. Für die erfindungsgemäße Bildzelle ist der auflösbare Kontrast unabhängig von der Beleuchtungsstärke konstant, während er bei herkömmlichen Bitzellen mit zunehmender Intensität sinkt und auf geringe Werte zurückgeht.

Die erfindungsgemäßen Bildzellen bzw. Sensorelemente erlauben die exakt logarithmische Kompression von Lichtsignalen und eignen sich daher besonders zur Abbildung hochdynamischer Lichtsignale. Die Integration von Sensorelementen und Ausleseverstärker in eine Bildzelle, die in Standard CMOS Prozessen (sowohl p- als auch n-Wannen tauglich) prozessierbar ist, qualifiziert dieser Bildsensorzelle besonders für den Bau von XY-Bildsensoren mit integrierter digitaler Bildverarbeitung.

Die erfindungsgemäße Bildzelle eignet sich aber auch als "stand-alone"-Element, beispielsweise als lichtempfindliches Element zum Einsatz in Repeatern für Lichtwellenleiter.

Patentansprüche

1. Bildzelle mit Feldeffekttransistoren insbesondere für einen Bildaufnehmer-Chip mit einer Vielzahl derartiger in Form eines zweidimensionalen Arrays angeordneten Bildzellen und mit einer Ausleselogik, dadurch

gekennzeichnet, daß zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik das lichtempfindliche Element der Bildzelle (11 ... 23) mit der einen Elektrode eines ersten MOS-Transistors (M1) und mit dem Gate eines zweiten MOS-Transistors (M2) verbunden ist; und daß die andere Elektrode des ersten MOS-Transistors (M1) mit dem einen Pol (V_{ss}) einer Versorgungsspannungsquelle verbunden ist.

2. Bildzelle nach Anspruch 1, dadurch gekennzeichnet, daß die eine Elektrode des ersten MOS-Transistors (M1) die Sourceelektrode und die andere Elektrode die Drainelektrode ist.

3. Bildzelle nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß das lichtempfindliche Element die eine Elektrode des ersten MOS-Transistors (M1) ist.

4. Bildzelle nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß an das Gate des ersten MOS-Transistors (M1) eine Steuerspannung angelegt ist, durch die die Kompression der Eingangssignaldynamik steuerbar ist.

5. Bildzelle nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Drainelektrode und das Gate des ersten MOS-Transistors (M1) kurzgeschlossen und auf ein festes Potential (V_{ss}) gelegt sind, so daß sich eine logarithmische Kennlinie ergibt.

6. Bildzelle nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß ein als Source-Folger-Verstärker ausgebildeter Ausleseverstärker (M2) vorgesehen ist.

7. Bildzelle nach Anspruch 6, dadurch gekennzeichnet, daß an den Ausleseverstärker (M2) ein zweistufig ausgebildeter zweiter Ausleseverstärker (M3a, M4) anschließt, dessen erste Stufe (M3a) einen geringen Ruhstrom aufnimmt, und dessen zweite als Leistungsstufe ausgebildete Stufe (M4) nur zum Auslesen aktiviert wird.

8. Bildzelle nach Anspruch 6 oder 7, dadurch gekennzeichnet, daß MOS-Transistoren (M2a, M3) als Last für die Sourcefolger-Verstärker dienen.

9. Bildzelle nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß eine Metallschicht (A1) die Bereiche, die nicht lichtempfindlich sein sollen, abdeckt und als Versorgungsleitung für die Schaltung verwendet wird.

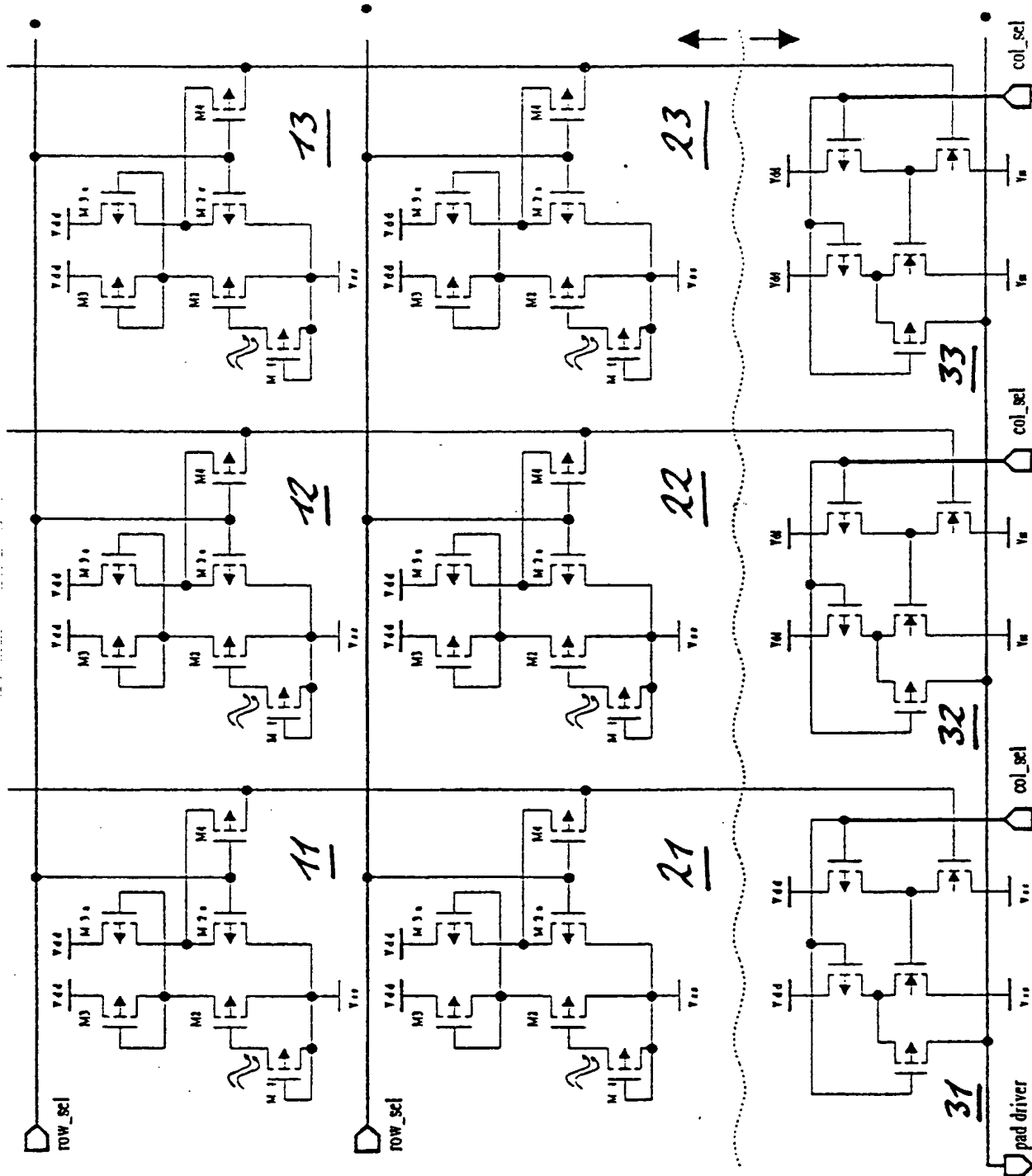
10. Bildaufnehmer-Chip mit Bildzellen nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die Bild-Information ohne Zerstörung der Bildinformation auslesbar ist, und daß die Ausleselogik (row_sel, 31 ... 33) einen wahlfreien Zugriff auf die einzelnen Bildzellen (11 ... 23) erlaubt.

11. Bildaufnehmer-Chip nach Anspruch 10, dadurch gekennzeichnet, daß eine nachgeordnete Bildverarbeitungseinrichtung das Auslesen frei wählbarer Zellen (11 ... 23) über einen Bus (row_sel, col_sel) und die Ausleselogik (31 ... 33) steuert.

Hierzu 4 Seite(n) Zeichnungen

- Leerseite -

** Fig. 1*



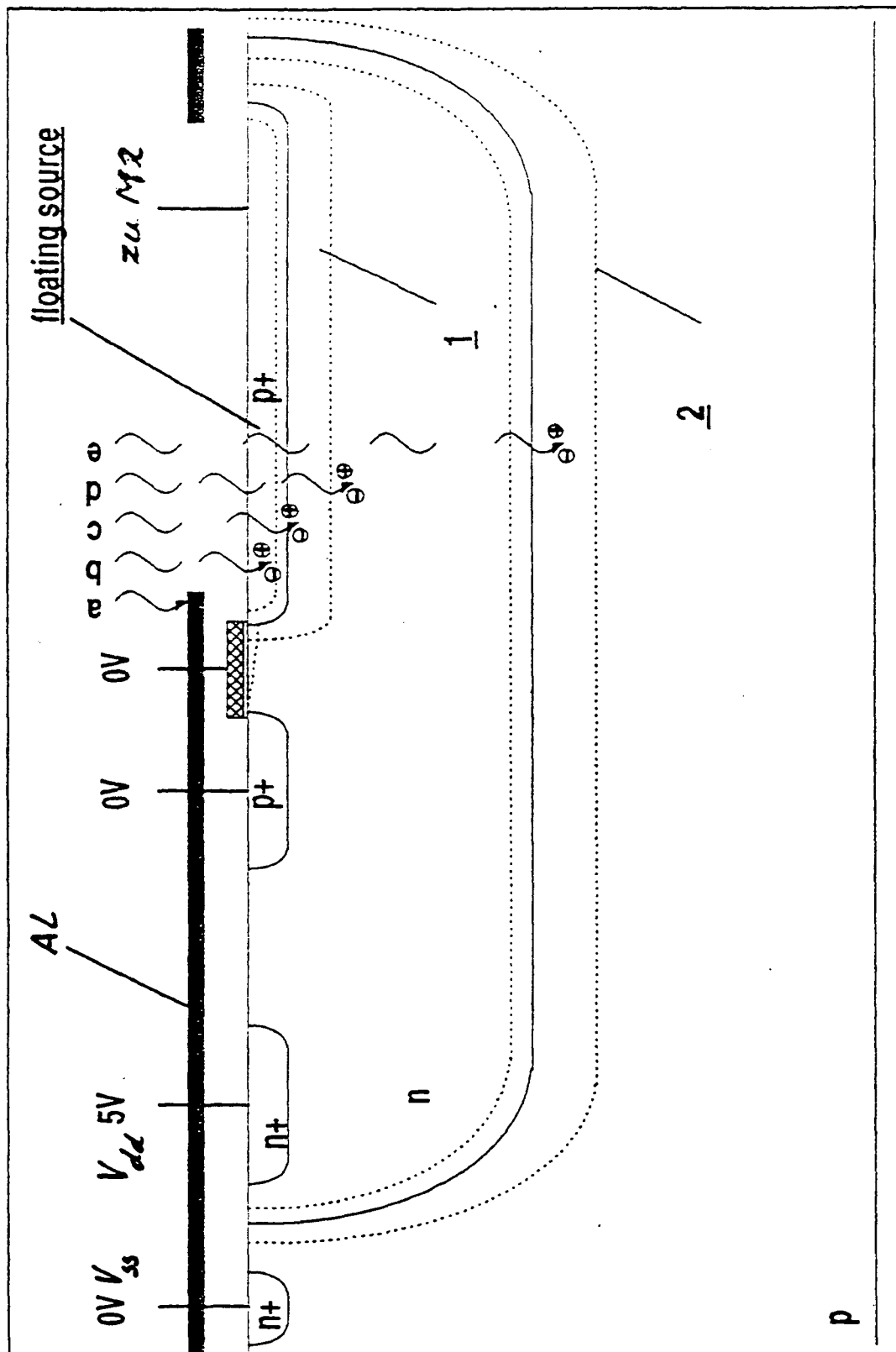


Fig. 2

Nummer:
Int. Cl. 5:
Offenlegungstag:

DE 42 09 536 A1
H 01 L 27/144
30. September 1993

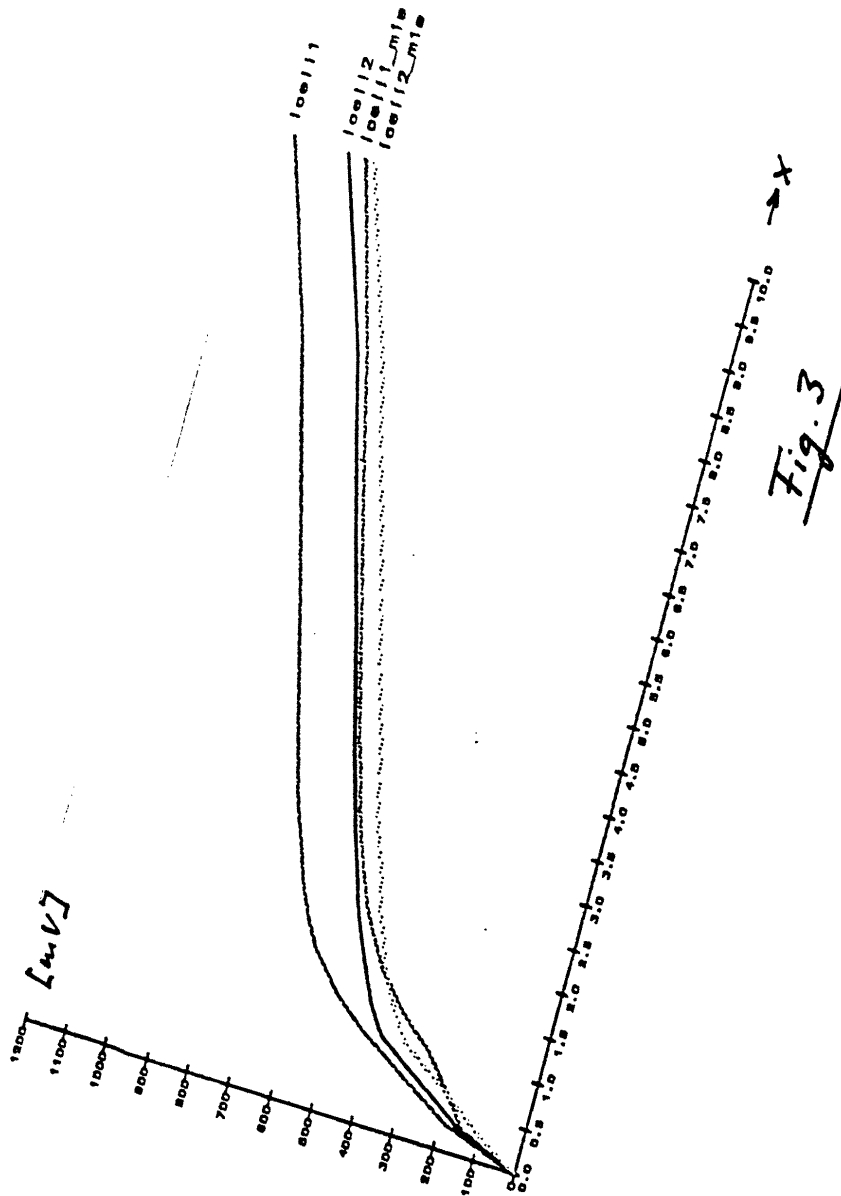


Fig. 3

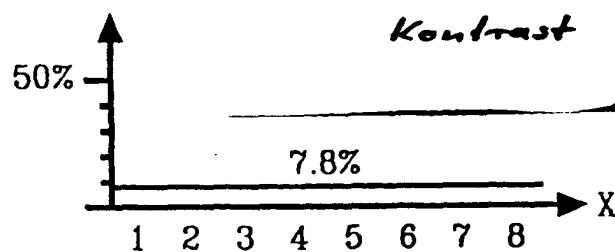
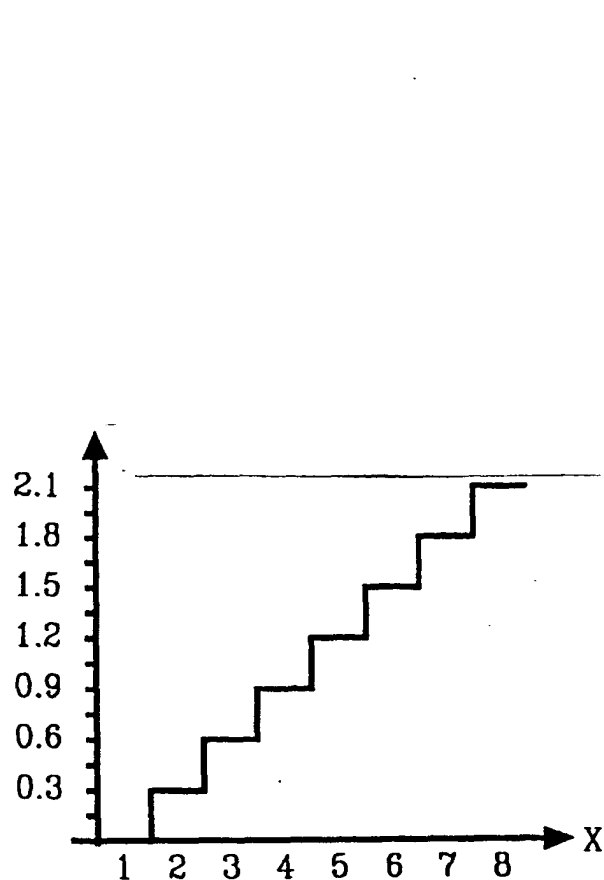


Fig. 4a

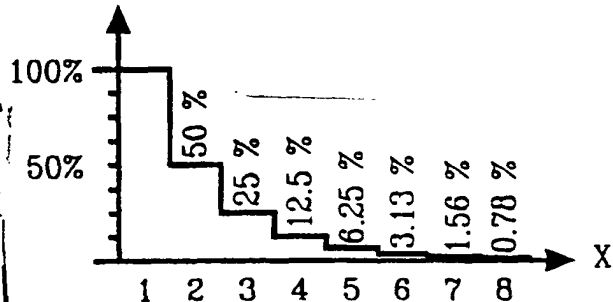
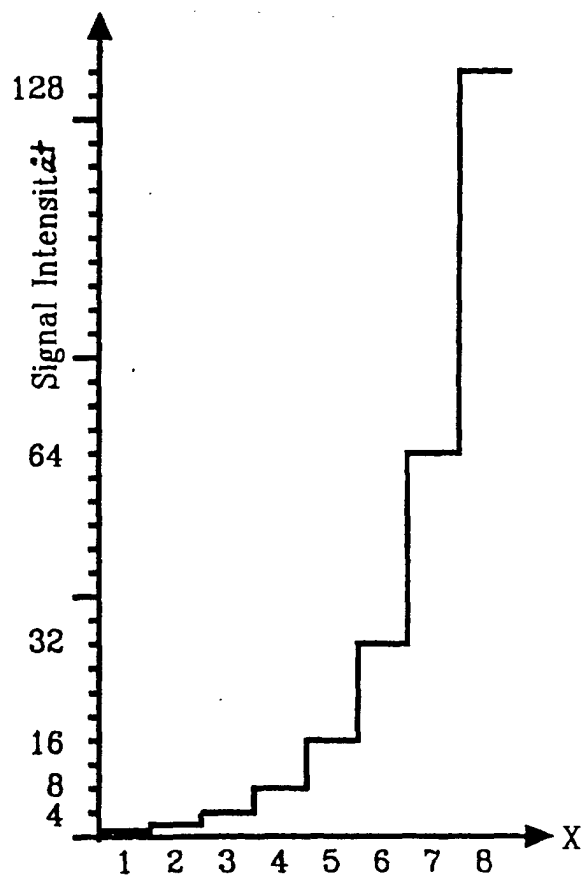


Fig. 4b